

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-241586

(43)公開日 平成4年(1992)8月28日

(51)Int.Cl.⁵
H 0 4 N 5/335

識別記号 廣内整理番号
E 8838-5C

F I

技術表示箇所

(21)出願番号

特願平3-14788

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(22)出願日

平成3年(1991)1月14日

(72)発明者 大岸 誠

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

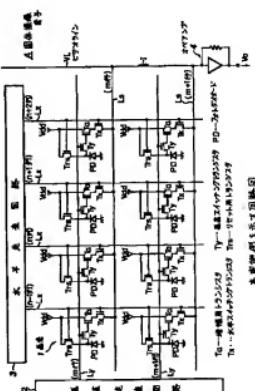
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 固体撮像装置

(57)【要約】

【目的】 AM Iにおいて、外部メモリ等を用いることなく、容易にオフセット補正された撮像信号を得るようにして、しきい値電圧等のばらつきによる固定パターン雑音を安価にかつ容易に抑圧できるようにする。

【構成】 各画素1において、水平スイッチングトランジスタTx及びリセット用トランジスタTrsが接続される列選択線Lxに2倍の電圧を有する列選択信号を供給して、信号線Lsに真の信号電流とオフセット電流が重複された信号電流とオフセット電流を順次出しし、各信号電流及びオフセット電流をオペアンプ4にて電圧変換して夫々信号出力電圧及びリセット出力電圧としたのち、これら出力電圧Voを例えばサンプル/ホールドして後段の例えば差動増幅器などを用いて上記信号出力電圧と上記リセット出力電圧を減算処理する。



【特許請求の範囲】

【請求項1】 受光素子と、その受光素子からの信号電荷を増幅する増幅手段と、上記信号電荷をリセットするリセット手段を各画素に有し、これら画素がマトリクス状に配列されてなる固体撮像装置において、行選択信号が供給される行選択線と列選択線と上記リセット手段及び列選択スイッチが接続され、2値の振幅を有する列選択信号が供給される列選択線と上記リセット手段及び列選択スイッチが接続され、上記増幅手段から信号線に順次出力信号とりセット出力信号が取出されることを特徴とする固体撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、複数の画素がマトリクス状に配列されてなる固体撮像装置に関し、特に、各画素において光信号電荷が増幅される内部増幅型の固体撮像素子、所謂AMI (Amplified MOS Intelligent Imager) を有する固体撮像装置に関する。

【0002】

【従来の技術】 固体撮像装置の高解像度化に伴い、各画素間に増幅機能を有した内部増幅型の固体撮像素子の研究が行われており、このような技術については、例えば「高感度固体撮像技術」、「テレビジョン学会誌」78.7~79.3頁、Vo142、No.8(1988)にその記載がある。

【0003】 ここで、簡単に増幅型固体撮像装置の一例について説明すると、その各画素の回路構成は、図4に示すように、受光素子P.D.、垂直スイッチングトランジスタT_y、増幅用トランジスタT_a及びリセット用のリセットトランジスタT_rより構成されている。即ち、受光素子P.D.に増幅用トランジスタT_aのゲートとりセットトランジスタT_rのソースが接続され、増幅用トランジスタT_aのドレインに垂直スイッチングトランジスタT_yのソースが接続され、該垂直スイッチングトランジスタT_y及びリセットトランジスタT_rの各ドレインに共通の電源線が接続され、そして、増幅用トランジスタT_aのソースを介して該画素の出力信号を得るように構成されている。この画素の信号線出力処理に関する等価回路を図5に示す。ここで、T_xは水平スイッチングトランジスタを示す。

【0004】 この増幅型固体撮像装置では、各画素毎の受光素子P.D.に入射した光量に応じた信号電荷を画素毎に設けられた増幅用トランジスタT_aのゲートに印加することにより、増幅された信号電流を出力信号として上記増幅用トランジスタT_aのソースより取り出すようになっている。

【0005】

【発明が解決しようとする課題】 しかしながら、従来の増幅型固体撮像装置においては、その共通の課題として固定パターン雑音(FPN)がある。この固定パターン

雑音は、図6に示すように、オフセット電流I_{os}として出力信号(出力電流)I_oに重畳したかたちで現れ、特に、受光量が増大するに従って、その出力信号I_oのS/N比を劣化させる。この固定パターン雑音の発生要因としては、トランジスタの製造プロセス途中でのゴミの付着、光学マスクの不均一、マスク合わせ精度、露光条件などの加工精度の不均一から起因する各画素毎のトランジスタにおけるしきい値電圧のばらつき等がある。

【0006】 上記しきい値電圧のばらつきによる固定バ

10 ターン雑音の除去方法としては、現在、外部メモリで対応している(1988年テレビジョン学会全国大会3-5「増幅型固体撮像素子AM1の固定パターンノイズ除去方式」参照)。この場合、フレームメモリが必要となるが、このフレームメモリを1画面×8ビット構成とした場合、780(H)×500(V)画素のディスプレイでは、780×500×8=3,1Mビット必要となる。また、1150(H)×500(V)画素のHDTV対応のディスプレイでは、1150×500×8=4,8Mビット必要となる。このように、外部メモリを使用する場合は、メモリ(例えばDRAM等)と該メモリに対しアクセスを行う大規模な信号処理回路を付加する分だけコスト増となり、その消費電力も増大するという不都合がある。

【0007】 本発明は、このような課題に鑑みされたもので、その目的とするところは、コスト削減による外部メモリを不要とし、かつ容易にしきい値電圧による出力電流オフセットを低減し、固定パターン雑音を抑止することができる固体撮像装置を提供することにある。

【0008】

【課題を解決するための手段】 本発明は、受光素子P.D.と、その受光素子P.D.からの信号電荷を増幅する増幅手段T_aと、上記信号電荷をリセットするリセット手段T_rと、各画素1に有し、これら画素1がマトリクス状に配列されてなる固体撮像装置において、行選択信号V_Yが供給される行選択線L_yに垂直スイッチT_yを接続し、2値の振幅V₁及びV₂を有する列選択信号H_[1]及びH_[2]が供給される列選択線L_xにリセット手段T_aから信号線L_sに順次出力信号I_[1]とリセット手段T_r出力信号I_[2]を出力するように構成する。

【0009】

【作用】 上述の本発明の構成によれば、各画素1において、リセット手段T_r及び列選択スイッチT_xが接続される列選択線L_xに2値の振幅V₁及びV₂を有する列選択信号H_[1]及びH_[2]を供給して、信号線L_sに出力信号(真の信号電流)I_oとオフセット電流I_{os}が重畳された信号)I_[1]とリセット出力信号(オフセット電流)I_[2]を順次出力するようになつて、各出力信号I_[1]及びI_[2]を例えばサンプル/ホールドして後段の例えば差動増幅器8などを用い

(3)

特開平4-241586

て上記出力信号 I [1] と上記リセット出力信号 I [2] を減算処理することにより、容易に、オフセット補正された信号出力 S₀を得ることができ、しきい値電圧のばらつきによる固定パターン雑音を安価にかつ容易に抑止することができる。

[0010]

【実施例】以下、図1～図3を参照しながら本発明の実施例を説明する。図1は、本実施例に係る固体撮像部の要部、即ち各画素の構造が、フォトダイオードで発生した光信号電荷に応じた電位をMOSFET(MOS 電界型効果トランジスタ)のゲートに印加して電流増幅を行うタイプの内部増幅型固体撮像素子Aを示す回路図である。

[0011] この固体撮像素子Aの各面Eは、フォトダイオードPDと、夫々MOSFETで構成された増幅用トランジスタT_a、水素イップシングルトランジスタY_a、垂直イップシングルトランジスタT_y及びリセット用トランジスタT_rとを有してなり、これにより画素1がマトリックス状に配列されると同時に固体撮像素子Aのイメージ部を構成する。また、このイメージ部の周辺には、垂直走査並みの垂直走査回路2と、リセットと水平走査を兼ねる水平走査回路3が接続されている。

【0012】垂直走査回路2は、各行の垂直スイッチングトランジスタT₂をオンオフ制御し、水平走査回路3は、各列の水平スイッチングトランジスタT₁とセリッカト用トランジスタT₃をオンオフ制御する。そして、垂直走査回路2からの行選択信号V_mによって例えば、行選択環_m(門に関する垂直スイッチングトランジスタT₂がオン)されているものとすると、水平走査回路3からの列選択信号H_nに応じて順次発光するn-1列、m行、n+1列…が選択され、それに応じて、図示の例では、例えばm行n-1列、m行n列、m行n+1列…における画素1の出力電流I₁がm行の信号線L_sを通してビデオラインV_mに現れる。

【0013】次に、各画面Iの構成を説明すると、各画面Iにおいて表示されるフォトダイオードPDは、そのカソードを直通して、垂直スイッチングトランジスタT_yのドレインに接続されており、この垂直スイッチングトランジスタT_yのソースを介して増幅用トランジスタT_aのゲートに接続されている。また、垂直スイッチングトランジスタT_yのゲートには垂直走査回路2からの行選択線L_yが接続されている。この行選択線L_yを通じて垂直スイッチングトランジスタT_yのゲートがオൺされた状態においては即ち、フォトダイオードPDで発光した光信号電荷を基づく位数が垂直スイッチングトランジスタを介して増幅用トランジスタT_aのゲートに印加される。また、増幅用トランジスタT_aには水平スイッチングトランジスタT_xが直列に接続されると共に、水平スイッチングトランジスタT_xのゲートには水平走査線L_xから3つの漏洩線L_{x1}～L_{x3}が接続され、更に、この水平走査

イッティングトランジスタTxのソースには信号線Lsが接続される。

【0014】また、フォトダイオードPDは、上記垂直スイッチングランジスタTxのほか、リセット用トランジスタTrsも接続されており、このリセット用トランジスタTrsのゲートには上記水平スイッチングランジスタTxと同様に水平駆動回路3からの選択線Lxが接続される。そして、増幅用トランジスタTa及びリセット用トランジスタTrsの各ドライブには、企画図共通の電源電圧Vddが印加される。更に、本例では、水平スイッチングランジスタTx及びリセット用トランジスタTrsがターン-offするしいき値を夫々Vthx及びVthrとすると、この二つのトランジスタTx及びTrsにおいてVthx < Vthrとなるように設計する。

【0015】次に、本例による固体撮像装置の動作、特に、しきい値等のばらつきに起因するオフセット電位を除去し、固定パターン雑音を抑圧させられる方法について図2及び図3も参照しながら説明する。図2は、本例による固体撮像装置に用いられる減算処理回路Bを示すブロック線図であり、図3は、本例の信号読み出し処理を示す波形図である。

[0016] まず、この固体撮像素子Aの初期状態において、各画素1のフォトダイオードPD1にはセット用ランジストラタ1を介して初期値Vdで充電がさせられている。続く受光期間において、入射光によって励起された電子がフォトダイオードD1に吸収されると、フォトダイオードD1の電位が、入射光によって減少する。次に垂直走査回路2から例えばm行の行選択線Lyに選択信号Mを供給する。この行選択信号Mの供給によって、m行の垂直スイッチングランジストタ1のゲートがオンし、m行に関するフォトダイオードPD1の電位が垂直スイッチングランジストタ1を通じて増幅用ランジストタ1のゲートに印加される。尚、この固体撮像素子Aにおいては、暗状態で最も出力電流が大きく、入射光が増すに従って出力電流が減少する所謂ネガティブの特性がある。

【0017】次に、水平走査回路3から例えばn-1列の選択線L_nに選択信号H_{n-1}を供給する。この列選択信号H_{n-1}は、夫々1次と2次とに分けられ、1次の選択信号H_{n-1}【1】は、その電圧振幅V₁が2次のそれよりも小さくなっている。即ち、1次の選択信号H_{n-1}【1】の電圧振幅V₁は、水平スイッチングトランジスタTxのしきい値V_tよりも大きめで、リセット用トランジスタT_rのしきい値V_tよりも小さな値で設定され($V_{t1} < V_x < V_{thr}$)、2次の選択信号H_{n-1}【2】の電圧振幅V₂は、リセット用トランジスタT_rのしきい値V_{t2}よりも大きめで設定される($V_{t2} > V_{thr}$)。

【0018】従って、1次の選択信号Hn-1 [1] の入力時には、水平スイッチングトランジスタTxがターン

オンし、増幅用トランジスタT_aのゲートに加えられた電位に応じた信号電流（真の信号電流とオフセット電流が重畳された信号）H_{n-1} [1] を水平スイッチングトランジスタT_xを通じて信号線L_sに読み出し、更にこの信号線L_sを通じてビデオラインVLに読み出す。このとき、リセット用トランジスタT_r sはオフである。次の2行の選択信号H_{n+1} [2] の入力時には水平スイッチングトランジスタT_xがオンのままでリセット用トランジスタT_r sがターンオンし、フォトダイオードP Dに対するリセットが行われる。このとき、リセット時の信号電流（オフセット電流）I_{n-1} [1] が信号線L_sを通してビデオラインVLに読み出される。そして、水平走査回路3から順次n列、n+1列、n+2列・・・の各列選択線L_xに夫々列選択信号H_n、H_{n+1}、H_{n+2}・・・を供給することにより、m行に関する画面素₁の信号電流I₁ [1] とリセット時の信号電流I₁ [2] をm行の信号線L_sを通じてビデオラインVLに読み出す。

[0019] 以下、図3で示す1次の選択信号（H_{n-1} [1]、H_n [1]、H_{n+1} [1]、H_{n+2} [1]・・・）、2次の選択信号（H_{n-1} [2]、H_n [2]、H_{n+1} [2]、H_{n+2} [2]・・・）、信号電流（I_{n-1} [1]、I_n [1]、I_{n+1} [1]、I_{n+2} [1]・・・）及びオフセット電流（I_{n-1} [2]、I_n [2]、I_{n+1} [2]、I_{n+2} [2]・・・）を夫々総称して、H [1]、H [2]、I [1]及びI [2]と記す。

[0020] ビデオラインVLに読み出された各信号電流I [1]、I [2] は、次段のオペアンプ4にて電圧変換され、出力電圧V_oとして後段の減算処理回路Bに供給される。上記出力電圧V_oは、上記信号電流I [1]と同様に、1次の選択信号H [1]に対応した信号出力電圧V [1]（V_{n-1} [1]、V_n [1]、V_{n+1} [1]、V_{n+2} [1]・・・）と2次の選択信号H [2]に対応したリセット出力電圧V [2]（V_{n-1} [2]、V_n [2]、V_{n+1} [2]、V_{n+2} [2]・・・）が順次出力されたかたちとなっている。

[0021] 減算処理回路Bは、三つのサンプリングホールド回路（以降、単にS/H回路と記す）5、6及び7と差動増幅器8を有して構成される。上記出力電圧V_oは、接点aを介して夫々第1のS/H回路5と第3のS/H回路6に供給される。第1のS/H回路5に入力された出力電圧V_oは、第1のクロック信号C₁に基づいて信号出力電圧V [1]がサンプリングホールドされ、第3のS/H回路7に入力された出力電圧V_oは、第2のクロック信号C₂に基づいてリセット出力電圧V [2]がサンプリングホールドされる。第1のS/H回路5から出力される第1のサンプリングホールド信号（以降、単にS/H信号と記す）S/H₁は、更に第2のS/H回路6に供給される。この第2のS/H回路6に入力された第1のS/H信号S/H₁は、第2のクロック信号C₂に

基づいてサンプリングホールドされる。そして、この第2のS/H回路6から、上記信号出力電圧V [1]と同じ振幅を有し、かつ第2のクロック信号C₂の出力タイミングと同期した第2のS/H信号S/H₂が送出され、第3のS/H回路7から、上記リセット出力電圧V [2]と同じ振幅を有し、かつ第2のクロック信号C₂の出力タイミングと同期した第3のS/H信号S/H₃が送出される。

[0022] これら第2のS/H信号S/H₂と第3のS/H信号S/H₃は、次段の差動増幅器8に供給され、該差動増幅器8において各S/H信号S/H₂及びS/H₃の減算処理が行われ、その出力端子φより減算処理後の撮像信号Sが送出される。即ち、上記第2のS/H信号S/H₂は、上記信号出力電圧V [1]と等値であり、この信号S/H₂には、リセット時のオフセット電流I [2]に基づくリセット出力電圧V [2]が重畳されている。また、上記第3のS/H信号S/H₃が、該リセット出力電圧V [2]と等値であることから、この減算処理により、リセット出力電圧V [2]が相殺され、従つて、この減算処理回路Bの出力端子φからは真の信号電流I_o（= I [1] - I [2]）に基づく撮像信号S_oが送出される。

[0023] 上述のように、本例によれば、各画面素₁において、水平スイッチングトランジスタT_x及びリセット用トランジスタT_r sが接続される列選択線L_xに2倍の電圧V₁、及びV₂を有する列選択信号H [1]及びH [2]を供給して、信号線L_sに真の信号電流I_oとオフセット電流I [2]が重畳された信号電流I [1]とオフセット電流I [2]を順次出し、各信号電流I [1]及びオフセット電流I [2]をオペアンプ4にて電圧変換して夫々信号出力電圧V [1]及びリセット出力電圧V [2]としたのち、これら出力電圧V_oを例えばサンプル／ホールドして後段の例えば差動増幅器8などを用いて上記信号出力電圧V [1]と上記リセット出力電圧V [2]とを減算処理するようになつたので、外部メモリ等を用いることなく、容易にオフセット補正された撮像信号S_oを得ることができ、しきい値電圧等のばらつきによる固定パターン雑音を安価に抑止することができる。

[0024]

【発明の効果】 本発明に係る固体撮像装置によれば、コスト増を誘発する外部メモリを不要とし、かつ容易にしきい値電圧による出力電流オフセットを低減し、固定パターングラウンドを容易に、かつ安価に抑制することができること。

【図面の簡単な説明】

【図1】 本実施例に係る固体撮像装置の要部（固体撮像素子）の構成を示す回路図

【図2】 本実施例に係る減算処理回路の構成を示すプロ

ック図

(5)

特開平4-241586

7

8

【図3】本実施例に係る固体撮像装置の信号処理を示す

波形図

【図4】従来例に係る画素の回路構成を示す回路図

【図5】従来例の信号検出・処理を示す等価回路図

【図6】受光量に対する出力電流の変化を示す特性図

【符号の説明】

A 固体撮像素子

B 計算処理回路

1 画素

2 垂直走査回路

3 水平走査回路

4 オペアンプ

5 第1のS/H回路

6 第2のS/H回路

7 第3のS/H回路

8 差動増幅器

Ta 増幅用トランジスタ

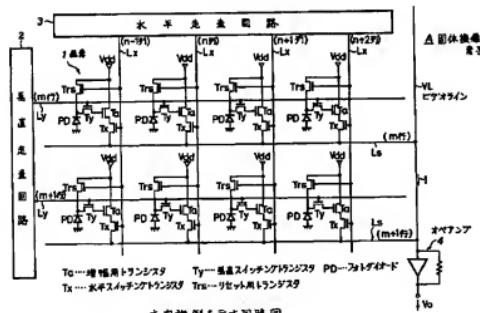
Ty 垂直スイッチングトランジスタ

Tx 水平スイッチングトランジスタ

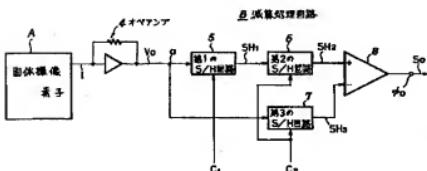
Trs リセット用トランジスタ

10 PD フォトダイオード

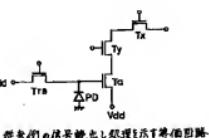
【図1】



【図2】



【図5】

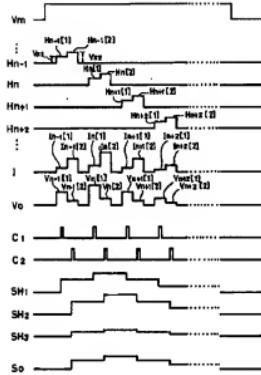


本実施例に係る演算処理回路を示すブロック図

(6)

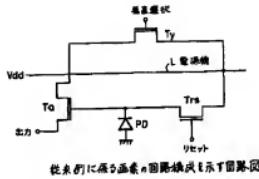
特開平4-241586

【図3】



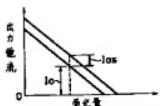
本実施例の信号処理を示す図形図
 Hn-1(1), Hn(1), Hn(2), Hn-1(2) → H(1)
 Hn-1(2), Hn(2), Hn(3), Hn-1(3) → H(2)
 Hn-1(3), Hn(3), Hn(4), Hn-1(4) → H(3)
 Hn-1(2), Hn(2), Hn(3), Hn-1(3) → V(1)
 Vn-1(1), Vn(1), Vn(2), Vn-1(2), Vn(2), Vn(3), Vn-1(3), Vn(3), Vn(4) → V(1)
 Vn-1(2), Vn(2), Vn(3), Vn-1(3), Vn(3), Vn(4) → V(2)

【図4】



基板上に盛り込まれた回路構成を示す回路図

【図6】



受光量に対する出力電流の変化を示す特性図